

บททดลองที่ 3 การทดลองวงจรบวก (Adder)

วัตถุประสงค์

1. เพื่อศึกษาคุณสมบัติ และตารางความจริง (Truth Table) ของวงจรบวก (Adder)
2. เพื่อศึกษาวิธีการสร้างวงจรบวกทั้งแบบไม่คิดตัวทด (Half Adder, HA) และแบบคิดตัวทด (Full Adder, FA)
3. เพื่อศึกษาวงจรบวกเลขไบนารีแบบขนาน (Parallel Binary Adder)

ทฤษฎีย่อ

ในงานทางด้านดิจิทัล และไมโครคอมพิวเตอร์ เราย่อมต้องมีการคำนวณข้อมูลเกิดขึ้นอยู่ตลอดเวลา ซึ่งการคำนวณในทางดิจิทัลนั้นไม่ใช้การคำนวณตัวเลขตัวเลขฐาน 10 (เลข 0 ถึง 9) แบบที่มนุษย์เราใช้อยู่ทั่วไป แต่จะเป็นการคำนวณในเลขฐานสอง (คือเลข 0 และ 1 เท่านั้น) เนื่องจากวงจรดิจิทัล และไมโครคอมพิวเตอร์จะรู้จักข้อมูลเพียง 2 สถานะเท่านั้น คือ High กับ Low หรือ 1 กับ 0 ซึ่งความรู้ในการคำนวณดังกล่าว จะถูกนำมาประยุกต์ใช้ เช่น นำมาสร้างเครื่องคิดเลข, เครื่องบันทึกเงินสด เป็นต้น

สำหรับการทดลองนี้ เราจะศึกษาถึง วงจรบวก (Adder) ซึ่งเป็นส่วนหนึ่งในวงจรคำนวณทางด้านดิจิทัล โดยวงจรบวกจะถูกแบ่งออกโดยคำนวณตัวทด (Carry) เป็น 2 แบบวงจรดังนี้

วงจรบวกแบบไม่คิดตัวทด (Half Adder) คือวงจรที่ใช้ในการบวกเลขไบนารี 2 Bits เข้าด้วยกัน แสดงด้วยรูปต่อไปนี้

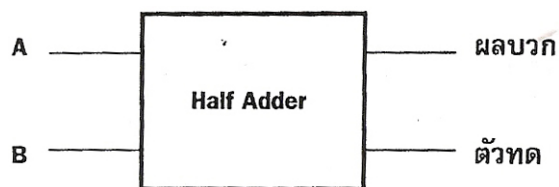


Figure 3.1 Block Diagram ของวงจรบวกแบบไม่คิดตัวทด

จากรูปที่ 3.1 จะเห็นว่ามี Input เป็นเลขไบนารี 2 ตัว และ Output ก็มี 2 ตัว เช่นเดียวกัน คือ ผลบวก (Sum) และตัวทด (Carry) การบวกเลขไบนารี 2 บิตนี้เราจะได้ว่า

A	B		Sum	Carry
0	+	0	→ ผลบวก =	ตัวทด =
			0,	0
0	+	1	→ ผลบวก =	ตัวทด =
			1,	0
1	+	0	→ ผลบวก =	ตัวทด =
			1,	0
1	+	1	→ ผลบวก =	ตัวทด =
			0,	1

นั่นคือ เราสามารถเขียน Function ของผลบวกและตัวทด ได้ดังนี้

$$\text{ผลบวก (Sum)} = A\bar{B} + \bar{A}B \text{ หรือ } (A + B) \cdot (\bar{A} + \bar{B}) \text{ หรือ } A \oplus B \quad \dots (1)$$

$$\text{ตัวทด (Carry)} = A \cdot B \quad \dots (2)$$

วงจรบวกแบบคิดตัวทด (Full Adder) คือวงจรบวกเลขไบนารี 2 บิต และบวกด้วยตัวทดที่ทดมาจากหลักที่ต่ำกว่าอีก 1 บิต อันได้แก่ตัวทดเข้า (Carry In : Ci) แสดงด้วย Block Diagram ได้ดังนี้

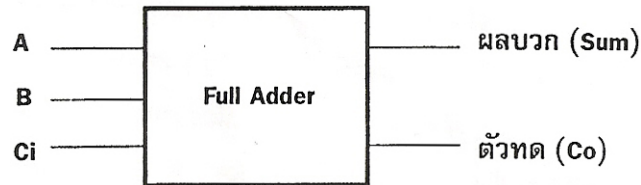


Figure 3.2 Block Diagram ของวงจรบวกแบบคิดตัวทด

จากรูปที่ 3.2 จะเห็นว่า Input เป็นเลขไบนารี 2 ตัว คือ A และ B และยังมีตัวทดที่ทดมาจากหลักที่ต่ำกว่าอีก 1 ตัว คือตัวทดเข้า (Ci) ส่วน Output ก็มี 2 ตัว คือผลบวก และตัวทดขึ้น (Carry Out : Co) จากการบวกเลขไบนารี 2 บิต และบวกด้วยตัวทดที่ทดมาจากหลักที่ต่ำกว่าอีก 1 บิต เราจะได้ว่า

A		B		Ci		Sum	Carry Out
0	+	0	+	0	→	ผลบวก = 0,	ตัวทด 0
0	+	0	+	1	→	ผลบวก = 1,	ตัวทด 0
0	+	1	+	0	→	ผลบวก = 1,	ตัวทด 0
0	+	1	+	1	→	ผลบวก = 0,	ตัวทด 1
1	+	0	+	0	→	ผลบวก = 1,	ตัวทด 0
1	+	0	+	1	→	ผลบวก = 0,	ตัวทด 1
1	+	1	+	0	→	ผลบวก = 0,	ตัวทด 1
1	+	1	+	1	→	ผลบวก = 1,	ตัวทด 1

นั่นคือ เราสามารถเขียน Function ของการบวกแบบคิดตัวทดได้ดังนี้

$$\begin{aligned} \text{ผลบวก (Sum)} &= \bar{A}\bar{B}Ci + \bar{A}B\bar{C}i + A\bar{B}\bar{C}i + ABCi \\ &= \overline{((\bar{A}\bar{B}Ci) \cdot (\bar{A}B\bar{C}i) \cdot (A\bar{B}\bar{C}i) \cdot (ABCi))} \quad \dots (3) \end{aligned}$$

$$\begin{aligned} \text{ตัวทด (Carry)} &= AB + ACi + BCi \\ &= \overline{\bar{A}\bar{B} \cdot \bar{A}\bar{C}i \cdot \bar{B}\bar{C}i} \quad \dots (4) \end{aligned}$$

เราสามารถนำเอาวงจรบวกแบบไม่คิดตัวทด และวงจรบวกแบบคิดตัวทดมาต่อรวมกัน เพื่อทำการบวกเลขไบนารี 2 จำนวนเข้าด้วยกันได้ และเขียน Block Diagram ได้ดังนี้

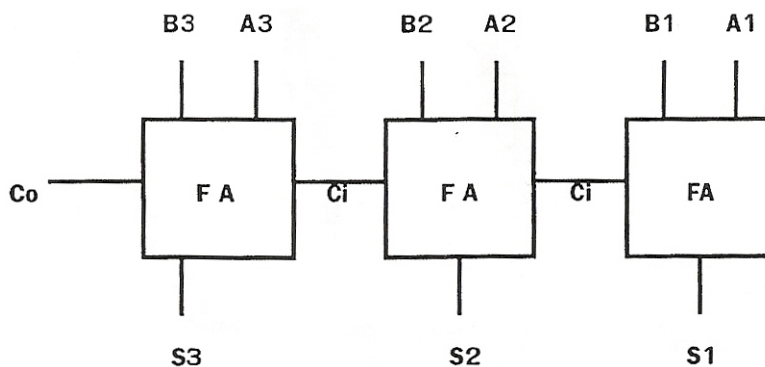


Figure 3.3 Block Diagram ของวงจรบวกเลขไบนารีแบบขนาน (Parallel Binary Adder)

จากรูปที่ 3.3 เลขไบนารี 2 จำนวนที่นำมาบวกกันคือ A3 A2 A1 และ B3 B2 B1 เมื่อนำมาบวกกันจะได้ผลลัพธ์เป็นดังนี้

$$\begin{array}{r}
 A3 \quad A2 \quad A1 \\
 B3 \quad B2 \quad B1 \quad + \\
 \hline
 C0 \quad S3 \quad S2 \quad S1
 \end{array}$$

ถ้าต้องการบวกเลขไบนารีจำนวนมากว่านี้ก็สามารถทำได้ โดยการเพิ่มวงจรบวกแบบคิดตัวทดเข้าไปอีกเท่ากับจำนวนที่ต้องการ

อุปกรณ์ที่ใช้ในการทดลอง

- แผงทดลองวงจรดิจิทัล
- IC 7400, 7404, 7408, 7410, 7420, 7432, 7486, 7483

การทดลอง

1. ทดสอบหน้าที่การทำงานของวงจรบวกแบบไม่คิดตัวทด (Half Adder)

- ต่อยังจตามรูปที่ 3.4 และรูปที่ 3.5 ตามลำดับ
- ป้อนเลขไบนารี 2 บิต ทางด้าน Input ด้วย Logic Switch
- ตรวจสอบสถานะลอจิกของ Output ที่ได้ และบันทึกผลการทดลองที่ได้ลงในตารางที่ 3.1 และ 3.2 ตามลำดับ

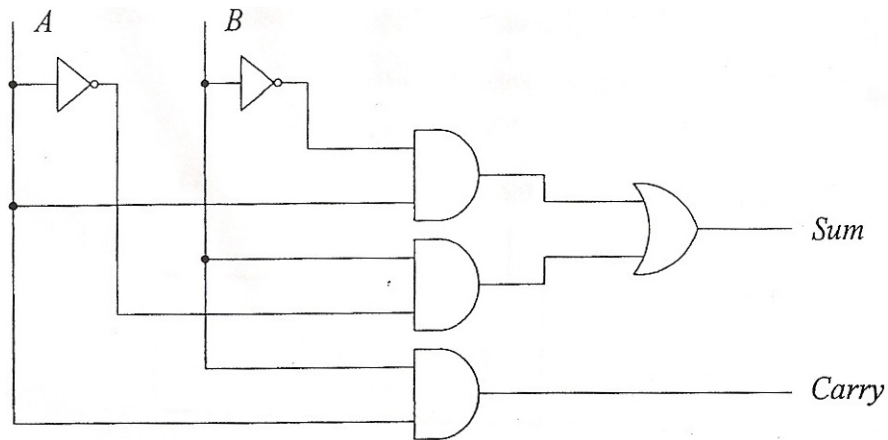


Figure 3.4 วงจรบวกแบบไม่คิดตัวทด (Half Adder) ขณะยังมีได้ลดทอน Function

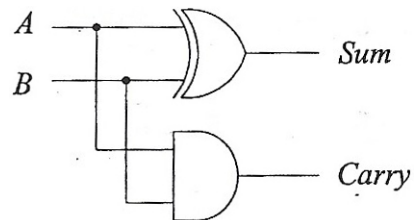


Figure 3.5 วงจรบวกแบบไม่คิดตัวทด (Half Adder) ขณะลดทอน Function เป็นที่เรียบร้อย

Input		Output	
<i>A</i>	<i>B</i>	ผลบวก	ตัวทด
0	0		
0	1		
1	0		
1	1		

Table 3.1 Half-Adder (of Figure 3.4)

Input		Output	
<i>A</i>	<i>B</i>	ผลบวก	ตัวทด
0	0		
0	1		
1	0		
1	1		

Table 3.2 Half-Adder (of Figure 3.5)

2. ทดสอบหน้าที่การทำงานของวงจรบวกแบบคิดตัวทด (Full Adder)

- จงออกแบบวงจร Full Adder โดยใช้ NAND Gate เท่านั้น
- ต่อวงจรและป้อนเลขไบนารี 3 บิต ทางด้าน Input ด้วย Logic Switch
- ตรวจสอบสถานะของ Output คือ ผลบวก (Sum) และตัวทด (Carry Out) จากนั้นทำการบันทึกผลการทดลองที่ได้ลงในตารางที่ 3.3

วงจรบวกแบบคิดตัวทด (Full Adder) โดยใช้ NAND

Input			Output	
<i>A</i>	<i>B</i>	<i>C_i</i>	ผลบวก	ตัวทด
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Table 3.3 Full-Adder

3.ทดสอบหน้าที่การทำงานของวงจรบวกแบบคิตัวทด (Full Adder) โดยใช้ IC สำเร็จรูป

- ให้นักศึกษาทำการต่อ 7483 ให้เป็น 1 bit full adder และบันทึกวงจรและผลการทดลองที่ได้ลงในตาราง 3.4 (วาดรูปภายใน 7483 ด้วย)

วงจรที่ได้จากการต่อ 7483 เป็น 1 bit full adder

Input			Output	
<i>A</i>	<i>B</i>	<i>C_i</i>	ผลบวก	ตัวทด
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Table 3.4

4. ทดสอบหน้าที่การทำงานของวงจรบวกเลข Binary แบบขนานขนาด 2 Bits

- ทำการต่อวงจรตามรูปที่ 3.6
- ทำการป้อน Input คือ A_2 , B_2 , A_1 และ B_1 ตามลำดับ โดยใช้ Logic Switch
- ตรวจสอบสถานะ Output ที่ได้ คือ S_2 , S_1 และ C_0 ตามลำดับ จากนั้นบันทึกผลที่ได้ลงในตารางที่ 3.5

Input				Output		
A_2	B_2	A_1	B_1	S_2	S_1	C_0
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

Table 3.5

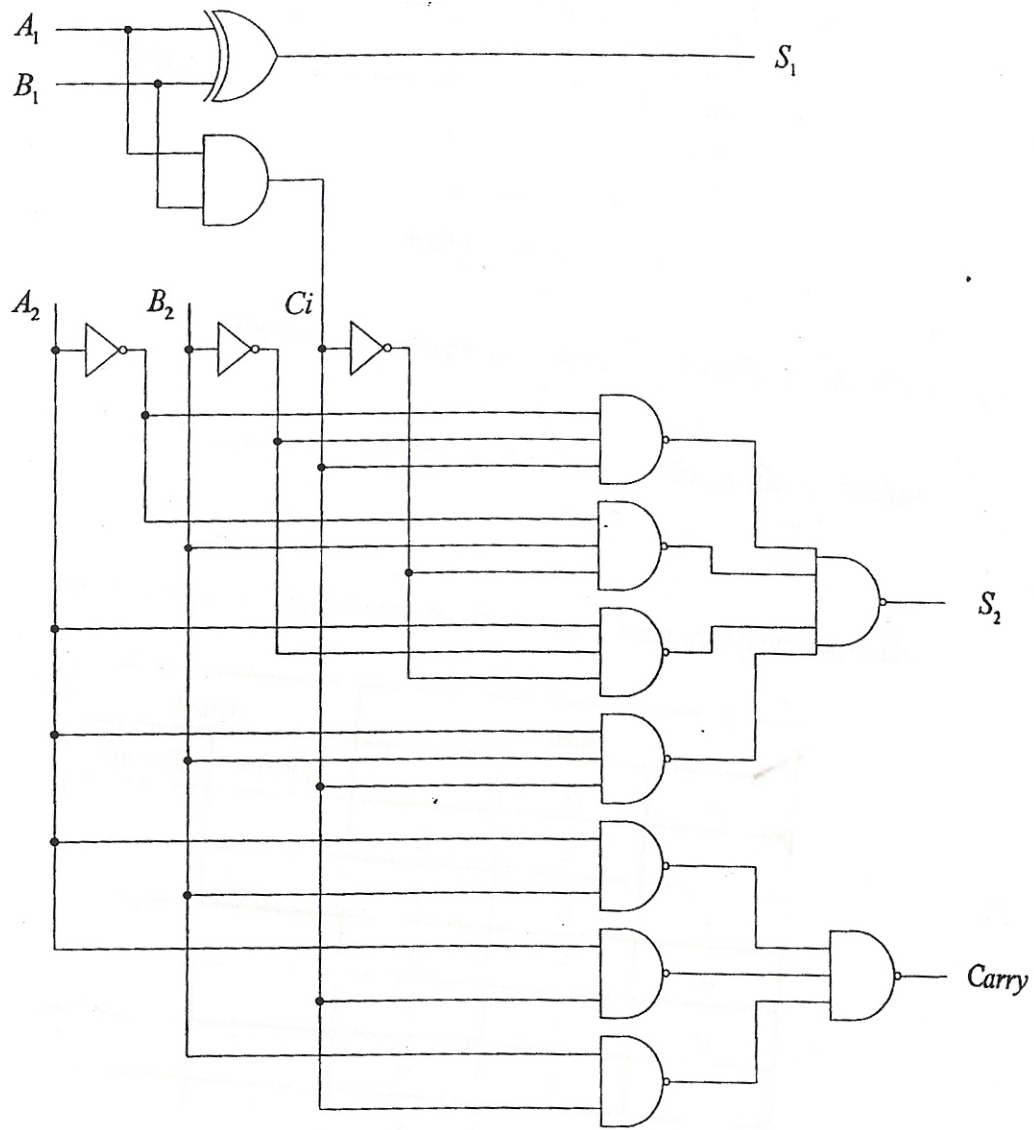


Figure 3.6 วงจรบวกเลข Binary แบบขนาน ขนาด 2 Bits